

プログラマブル SPXO の低ジッタ化技術

OUT-21-0334

【概要】

水晶発振器 (SPXO) の出力周波数は、内蔵する水晶振動子で決定されるため、周波数毎に水晶振動子の設計・製造を要することから、リードタイムが長期化してしまう。一方で、弊社が提案するプログラマブル SPXO においては、内蔵する水晶振動子ではなく、PLL 回路の設定により出力周波数を自由に選択することができるため、SPXO と比較してリードタイムが短く、ユーザーの要望する出力周波数に容易に対応できるというメリットを有する。ところが、プログラマブル SPXO は、PLL 回路の影響により、SPXO と比較してジッタが劣化するというデメリットがある。

ここでは、プログラマブル SPXO デメリットを克服すべく、エプソンの取り組みとして行った低ジッタ化技術を紹介する。

【低ジッタ化に向けた開発目標】

一般に、SPXO の消費電流を大きく設計することで、低ジッタ特性が得られる。それは、発振回路の信号レベルを上げる回路設計により、消費電流が上がり、S/N 比 (信号対ノイズ比) が改善し、ひいてはノイズによって引き起こされるジッタも改善するためである。このトレードオフ上で設計をする限り、低ジッタ特性を得るには、消費電流を大きく設計せざるを得ない。

弊社では、上記のトレードオフを打破する目標を設定すべく、下記の式で示す FoM (Figure of Merit; 性能指数) を指標に採用した。トレードオフ関係にあるジッタ特性と消費電流を、それぞれ「位相ジッタ」、「消費電力」に置き換えて正規化を行っている。

$$FoM [dB] = 20 \log \left(\frac{Jitter}{1 [s]} \right) + 10 \log \left(\frac{Power}{1 [mW]} \right) \quad Jitter: \text{位相ジッタ}, Power: \text{消費電力}$$

プログラマブル SPXO SG-8101 シリーズは、FoM = -200 dB 弱とジッタ性能が低く、弊社 SPXO は、FoM = -240 dB 前後 と高いジッタ性能を持つ。プログラマブル SPXO の FoM 低減を開発目標とすることで、根本的な性能アップにつながる。我々は、新たなプログラマブル SPXO 開発目標を FoM = -225 dB とした。これは、Integer 型 PLL を採用した弊社低ジッタ PLL 発振器の FoM に相当する。しかし、Integer 型 PLL は、内蔵する水晶振動子の整数倍の周波数に限定されるため、プログラマブル SPXO のメリットを持たない。そこで、自由な周波数設定が可能な Fractional 型 PLL において、Integer 型 PLL と同等の FoM を目標とした。加えて、市場トレンドとして想定される小型化、高精度化を目指した。これは、弊社のものでづくりのコンセプトである「省・小・精」とも一致している。具体的には、SG-8101 シリーズと比較して、面積比 64 % の小型化と、動作温度範囲上限を +105 °C → +125 °C に拡大することを目標に開発に着手した。その結果、FoM = -225 dB の目標を達成。ジッタ特性と消費電流間のトレードオフ打破に成功し、低消費電流・低ジッタ特性を持つ小型プログラマブル SPXO SG-8201 シリーズの商品化を果たした。

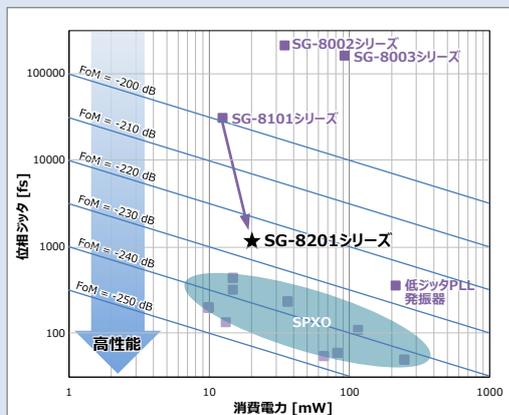


図 1 位相ジッタ vs 消費電力の性能指数 (FoM) で見る弊社 SPXO 比較

【PLL 回路の低ジッタ化技術】

PLL 回路は、一般に図 2 のようなブロック図で示される。

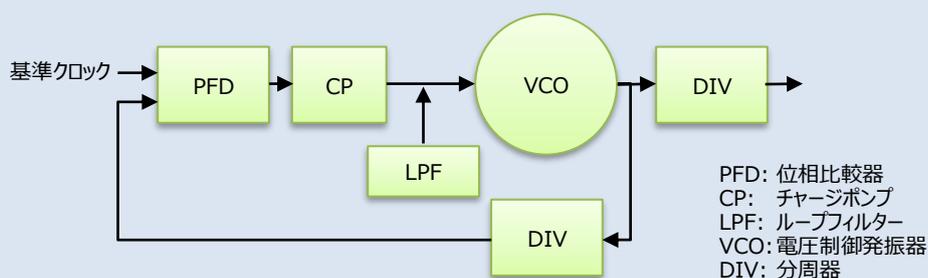


図 2 PLL 回路

PFD: 位相比較器
 CP: チャージポンプ
 LPF: ループフィルター
 VCO: 電圧制御発振器
 DIV: 分周器

水晶発振器で生成した基準クロックを PLL 回路に入力すると、PLL 回路の分周器の分周比に応じて目的の周波数に調整し出力させることができる。しかし、PLL 回路の周波数調整によってジッタ特性が劣化してしまう。PLL 回路のどの部分でジッタ特性の劣化が発生しているかを突き止め、改善することが開発目標の達成、すなわちジッタ特性と消費電流のトレードオフの打破につながる。

・VCO の低ジッタ化

VCO は、制御電圧によって周波数を制御することができる発振器である。この回路方式には、大きく分けて 2 つある。1 つは、Ring VCO、もう一つは LC VCO である。それぞれの一般的な回路構成は、図 3 および図 4 に示す。

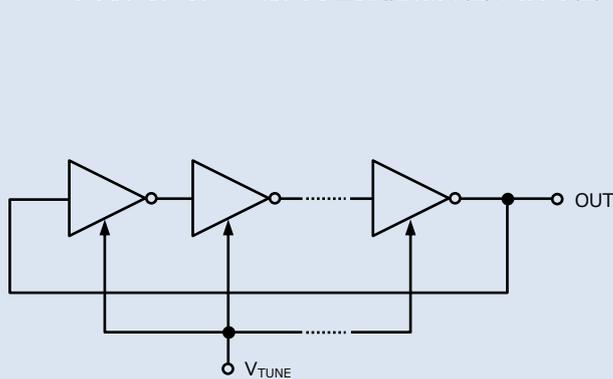


図 3 Ring VCO

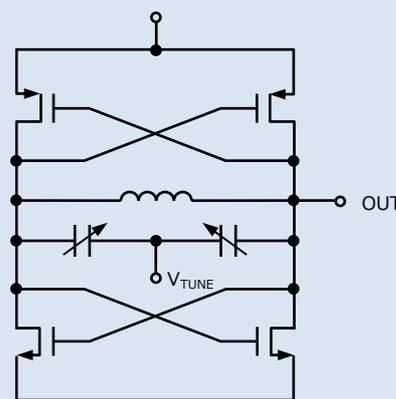


図 4 LC VCO

Ring VCO は、反転回路（インバーター）を奇数段接続して正帰還をかける回路構成で、制御電圧によって反転回路に供給する電流を変化させて周波数を制御する。回路規模が小さく、低消費電流が特長だが、ジッタ特性が悪い。弊社プログラマブル SPXO SG-8101 シリーズは、小型・低消費電流特性を優先した開発目標から、Ring VCO を採用していた。一方、LC VCO は、LC 共振により発振させる回路構成で、可変容量コンデンサに制御電圧を印加し、容量を変化させることによって周波数を制御する。ジッタ特性が良好なため、LC VCO による開発目標の達成を試みた。しかし、コイルの集積化には課題があり、Ring VCO と比較すると IC 面積を大きく占有してしまう。また、コイルの占有面積を小さく設計するほどインダクタンス値が小さくなり、VCO の消費電流が大きくなるというトレードオフが発生するという課題に直面した。この課題解決のために、我々は渦電流に着目した。コイルの Q 値、およびインダクタンス値は、周囲の導体に発生する渦電流によって低下してしまうことから、この渦電流の発生を抑制する対策を検討した。電磁界シミュレーターを用いて様々な配線形状を検討し、Q 値の低下が最小限に抑えられる設計を探し出すことで、可能な限りのコイル占有面積の小型化を実施し、弊社 FAB での IC 製造を経てその効果を確認することができた。これにより、LC VCO 採用が可能となり低ジッタ化を果たした。

・小型/高精度化と低ジッタ化の両立

我々の開発目標には、低ジッタ化に加え、「小型化」「高精度化」も含まれていた。そのため、SG-8201 シリーズの開発目標としたサイズに収めるには、SG-8101 シリーズの IC サイズを下回る必要があった。図 5 に、SG-8101 シリーズ、および SG-8201 シリーズのブロック図を示す。

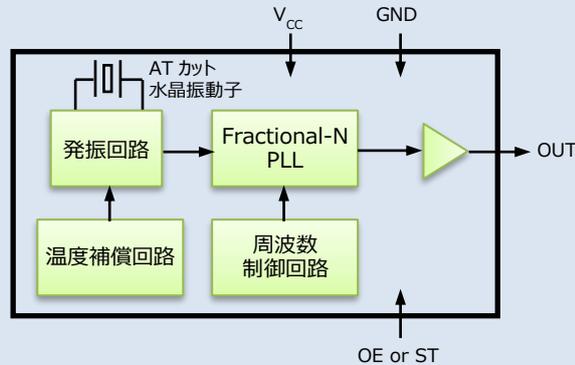


図 5 SG-8101 シリーズ および SG-8201 シリーズ ブロック図

前項で説明した通り、LC VCO の小型化には成功したものの、SG-8101 シリーズで採用した Ring VCO の占有面積を下回るサイズには至らなかったため、PLL 以外のブロックも小型化する必要があった。その中でも、IC 占有面積が大きいのが温度補償回路であった。温度補償回路は、高精度化を果たすために重要なブロックで動作上限温度を +125 °C へ拡大することを目指していたが、加えて小型化も必要となったことから、従来の温度補償回路からの抜本的見直しを掛けることとなった。AT カット水晶振動子の周波数温度特性は、3 次曲線の特徴を示す。温度補償回路は、その 3 次曲線を再現する電圧を生成し、その電圧に応じて発振回路の周波数を変化させることで、水晶振動子の周波数温度特性を相殺している。我々は、この温度補償回路で 3 次曲線の電圧を生成する処理フローを大幅に見直すことで、回路規模に大きく寄与する調整分解能を確保しつつ約 2 割の占有面積削減を果たした。

以上に述べたような技術開発以外にも、周波数制御回路ブロックの設計見直しや全ブロックの回路レイアウトの最適化を図ることで、IC サイズの小型化・低ジッタ化を推し進めた。その結果、FoM = -225 dB という開発目標を達成し、ジッタ特性と消費電流間にあるトレードオフの打破と小型・高精度化の両立という大きな成果を生んだ。

【従来品との比較】

図 6 に SG-8201 シリーズの位相雑音特性、および位相ジッタ特性を示す。SG-8101 シリーズと比べ、大幅な低ジッタ化を実現している。

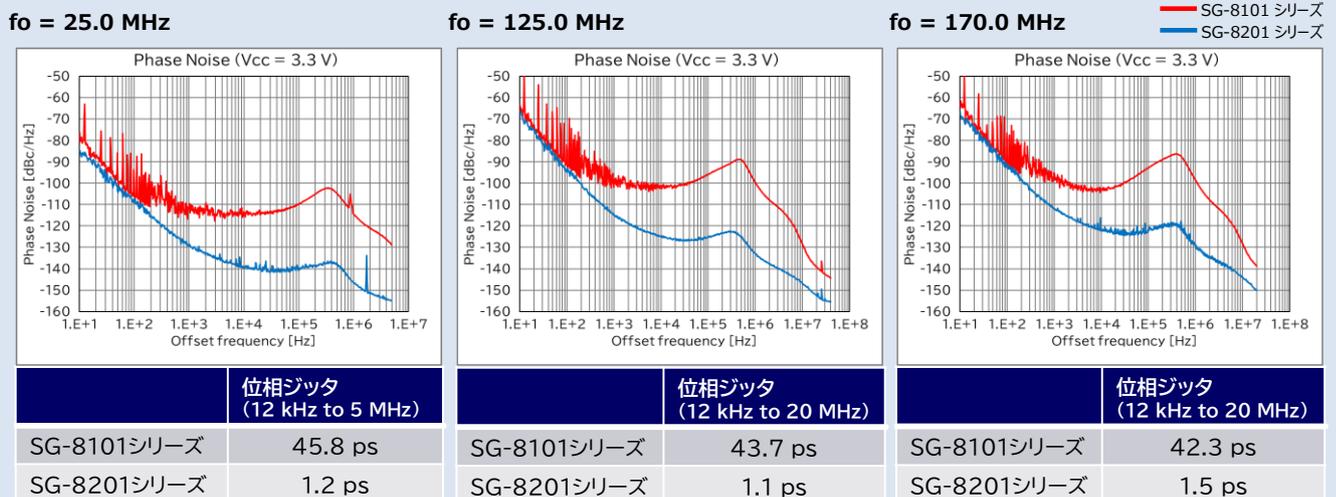


図 6 位相雑音特性、および位相ジッタ特性比較 (SG-8101 シリーズ vs SG-8201 シリーズ)

【おわりに】

低ジッタ特性を始め、小型・高精度の特長を持つプログラマブル SPXO SG-8201 シリーズは、様々なアプリケーションに適した製品となっており、お客様の商品価値の向上に貢献いたします。そして、エプソンは、今後も社会を豊かにする水晶デバイスのご提案を続けてまいります。

なお、SG-8201CJA の製品情報は、弊社ホームページの下記リンク先にて公開しております。

製品紹介ページ: [こちら](#)

動画コンテンツ: [こちら](#)